

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-294311

(43)Date of publication of application : 04.11.1998

(51)Int.Cl. H01L 21/316
H01L 21/31

(21)Application number : 09-101500

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 18.04.1997

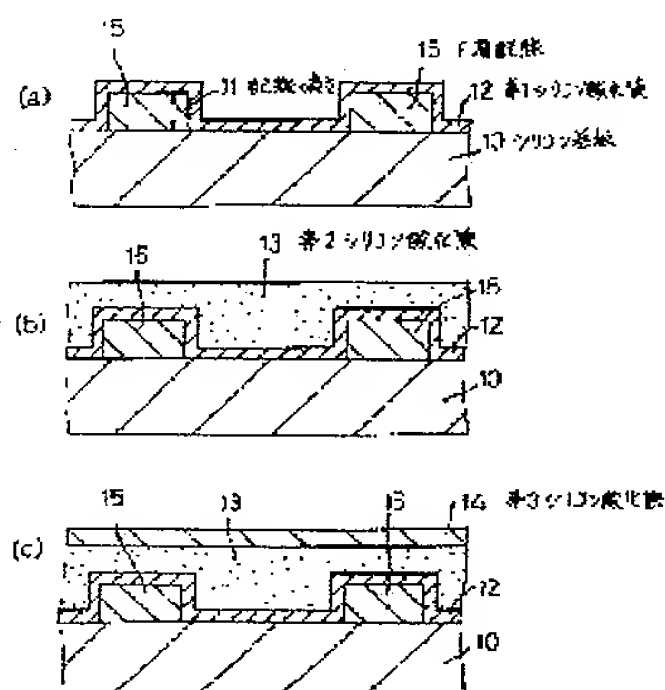
(72)Inventor : TAKAMORI MASUNORI
NISHIWAKI TORU

(54) FABRICATION OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To protect a polymer layer against breakage due to heat treatment, or the like, by performing heat treatment, pressure reduction and plasma processing before formation of a cap layer after forming the polymer layer from a material gas of silane, composing a part of a self-planarized interlayer insulator, and hydrogen peroxide water.

SOLUTION: A first silicon oxide 12 is deposited by 50-300 nm on the entire surface of a silicon substrate 10, after forming a lower layer wiring 15 thereon, by plasma CVD using a material gas of silane, N₂O and nitrogen under a reaction pressure of 50-300 Pa at a growth temperature of 25-350°C. A polymer layer 13 of 0.4-1.5 μm thick excellent in the planarity is then formed thereon using a material gas of silane and hydrogen peroxide water under a reaction pressure of 100-300 Pa at a growth temperature of -10-30°C. Finally, a cap layer 14 by plasma CVD using a material gas of silane, N₂O and nitrogen under a reaction pressure of 100-300 Pa at a growth temperature of 250-350°C.



* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The manufacture method of the semiconductor device characterized by heat-treating the 2nd silicon oxide which uses and grew up a silane and hydrogen peroxide solution into material gas in the process which forms the layer insulation film by which self-flattening was carried out on the silicon substrate by carrying out the laminating of the 1st, the 2nd, and 3rd silicon oxides one by one by the 250-350-degree C temperature requirement before the 3rd silicon-oxide growth.

[Claim 2] The manufacture method of the semiconductor device according to claim 1 characterized by leaving a silicon substrate under a low voltage vacuum 0.1Pa or less immediately after the 2nd silicon-oxide growth.

[Claim 3] The manufacture method of a semiconductor device according to claim 1 or 2 that heat-treatment before the 3rd silicon-oxide growth is characterized by leaving it under a 250-350-degree C temperature requirement condition in a 0.1-300Pa vacuum after the 2nd silicon-oxide growth.

[Claim 4] The manufacture method of the semiconductor device according to claim 1 or 2 characterized by heating by the plasma by the reactant gas by which the heat-treatment before the 3rd silicon-oxide growth had power controlled from after the 2nd silicon-oxide growth so that the temperature of a silicon substrate becomes the temperature requirement which is 250-350 degrees C.

[Claim 5] The manufacture method of the semiconductor device according to claim 4 characterized by the reactant gas of plasma production being the simple substance or mixed gas of oxygen, nitrogen, and an argon.

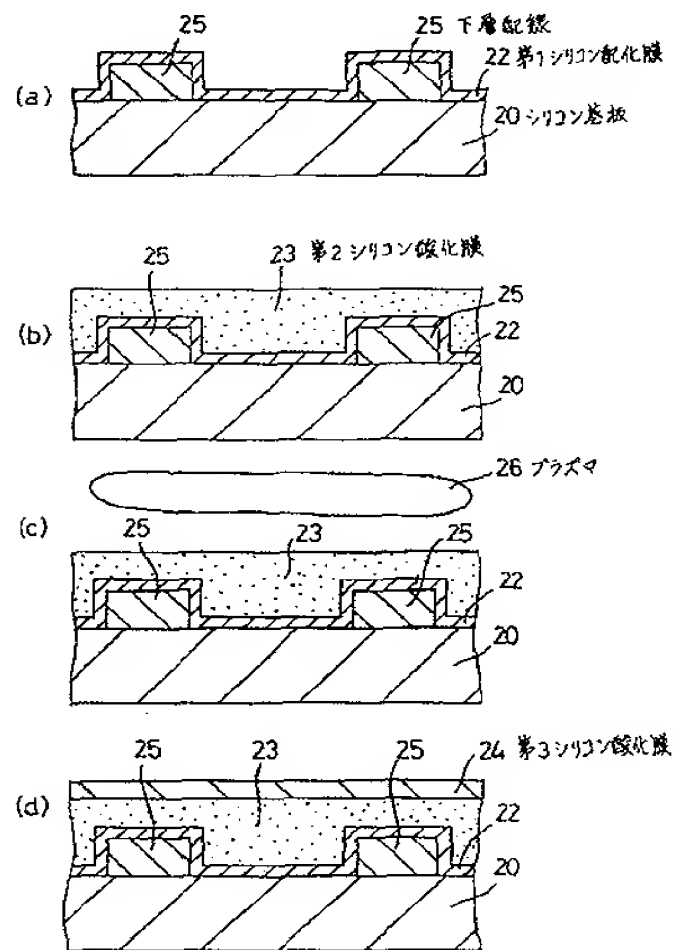
[Claim 6] The manufacture method of the semiconductor device according to claim 1 or 2 characterized by performing both a claim 2 and heat-treatment according to claim 4 continuously simultaneous before the 3rd silicon-oxide growth after the 2nd silicon-oxide growth.

[Claim 7] The manufacture method of the semiconductor device according to claim 1 to 6 characterized by performing partial pressure measurement of the water in the vacuum tub under heat-treatment after the 2nd silicon-oxide formation, hydrogen, and oxygen.

[Claim 8] The manufacture method of the semiconductor device according to claim 1 to 7 characterized by controlling heat-treatment time with the partial pressure value of the water of the heat-treatment tub after the 2nd silicon-oxide formation, hydrogen, and oxygen.

[Translation done.]

Drawing selection [Representative drawing]



[Translation done.]

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] Especially this invention relates to the manufacture method of the self-flattening layer insulation film which raised the crack resistance used between multilayer interconnections about the manufacture method of a semiconductor device.

[0002]

[Description of the Prior Art] The self-flattening layer insulation film between the multilayer interconnections of a semiconductor device forms a silicon oxide in a wafer front face by the plasma CVD method after lower layer wiring formation. Preliminary processing is performed with the plasma by reactant gas, such as oxygen, before formation of this silicon oxide. Next, the polymer of the silanol [Si (OH)₄] system generated by the reaction of a silane and hydrogen peroxide solution is made to deposit on the front face of this silicon oxide. The gap during the lower layer wiring under a silicon oxide is buried by this polymer, and flattening is carried out. You may add the plasma treatment in the inside of N₂O gas before deposition of this polymer.

[0003] Since this polymer layer contains many moisture, it needs to remove as many moisture as possible, is ^{**}(ed) in the low voltage force after polymer deposition, and makes moisture discharge from this layer. However, although it is known that about 400 degrees C needs to be heat-treated in order to remove moisture from this polymer layer completely, it reacts to the atmosphere with the moisture in ^{****} and the atmosphere etc., and film peeling, moisture re-adsorption in a polymer layer, etc. generate the polymer layer containing a lot of moisture. Therefore, in order to solve these problems, the cap layer of a silicon oxide is deposited by the plasma CVD method on a polymer layer. These silicon oxides perform gap filling during lower layer wiring, and a self-flattening insulator layer is formed.

[(International application number :P [93/01368] CT/GB.) 0004]

[Problem(s) to be Solved by the Invention] However, when it is going to embed a deep gap level difference (a level difference of 1.0 micrometers or more like [For example,] the wiring height 11 of drawing 1 (a)), film destruction of a crack, a void, etc. occurs in an insulator layer with heat treatment after self-flattening insulator layer formation etc., it becomes a cause and the problem on reliability, such as a short circuit during wiring and an open circuit of wiring, generates the above-mentioned self-flattening layer insulation film.

[0005] this invention solves the trouble of the above-mentioned conventional technology, and aims at offering the manufacture method of a semiconductor device without generating of film destruction, such as a crack and a void, resulting from stress, such as heat treatment after film formation of the polymer layer (the 2nd silicon oxide) of a self-flattening layer insulation film.

[0006]

[Means for Solving the Problem] In order to attain this purpose, this invention performs heat-treatment, reduced pressure processing, and plasma treatment before cap layer (3rd silicon oxide) formation after formation of the polymer layer which made material gas the silane which are some self-flattening layer insulation films, and hydrogen peroxide solution.

[0007] By the above-mentioned processing, the moisture removal from a polymer layer can be promoted and film destruction of the crack in an insulator layer, a void, etc. can be prevented.

[0008]

[Embodiments of the Invention] Hereafter, the form of operation of this invention is explained in detail, referring to a drawing.

(Form 1 of operation) Drawing 1 is the process cross section showing the manufacture method of the self-flattening layer insulation film in the form 1 of operation of this invention. First, as shown in drawing 1 (a), the 1st silicon oxide 12 of about 50-300nm thickness is formed by the plasma CVD method by making a silane, and N₂O and nitrogen into material gas all over the silicon substrate 10 after lower layer wiring 15 formation by the temperature requirement with 50-300Pa [of reaction pressure], and a growth temperature of 250-450 degrees C. You may perform plasma treatment by reactant gas,

such as N₂O and nitrogen, after 1st silicon-oxide 12 formation for membraneous reforming of this silicon oxide. Moreover, in order to reduce the content moisture content in the cascade screen on removal or a silicon substrate 10 for the dirt on a silicon substrate 10 by the plasma by reactant gas, such as oxygen and nitrogen, before 1st silicon-oxide 12 formation, you may perform preliminary processing.

[0009] Next, as shown in drawing 1 (b), the 2nd silicon oxide 13 which was excellent in the temperature requirement with 100-300Pa [of reaction pressure] and a growth temperature of about -10-30 degrees C at the flat nature of about 0.4-1.5-micrometer thickness is formed by making a silane and hydrogen peroxide solution into material gas on the 1st silicon oxide 12. Since the 2nd silicon oxide 13 makes the silanol which is the liquefied polymer which was generated by the reaction of a silane and hydrogen peroxide solution, and which is not solidified deposit on a silicon substrate 10 and is performing film formation, it contains moisture or the hydroxyl group (-OH) so much in the 2nd silicon oxide 13. A crack, a void, etc. occur with heat treatment after film formation by remaining in a film, without removing the moisture in this 2nd silicon oxide 13. In order to reduce the moisture content in the 2nd silicon oxide 13, after film formation, a wafer is left 30 seconds or more and 300-degree C heat-treatment is added for a wafer to the bottom of the low voltage force 0.1Pa or less for 10 - 90 seconds after that.

[0010] Next, as shown in drawing 1 (c), the 3rd silicon oxide 14 of about 100-400nm thickness is formed on the 2nd silicon oxide 13 by the plasma CVD method by making a silane, and N₂O and nitrogen into material gas by the temperature requirement with 100-300Pa [of reaction pressure], and a growth temperature of 250-450 degrees C. After 3rd silicon-oxide 14 formation may add heat treatment for 20 - 60 minutes by the 380-450-degree C temperature requirement, in order to remove the moisture and hydroxyl group which were generated by the crosslinking reaction of the silanol in the 2nd silicon oxide 13.

[0011] (Form 2 of operation) Drawing 2 is the process cross section showing the manufacture method of the self-flattening layer insulation film in the form 2 of operation of this invention. First, as shown in drawing 2 (a), the 1st silicon oxide 22 of about 50-300nm thickness is formed by the plasma CVD method by making a silane, and N₂O and nitrogen into material gas all over the silicon substrate 20 after lower layer wiring 25 formation by the temperature requirement with 50-300Pa [of reaction pressure], and a growth temperature of 250-450 degrees C. You may perform plasma treatment by reactant gas, such as N₂O and nitrogen, after 1st silicon-oxide 22 formation for membraneous reforming of this silicon oxide. Moreover, in order to reduce the content moisture content in the cascade screen on removal or a silicon substrate 20 for the dirt on a silicon substrate 20 by the plasma by reactant gas, such as oxygen and nitrogen, before 1st silicon-oxide 22 formation, you may perform preliminary processing.

[0012] Next, as shown in drawing 2 (b), the 2nd silicon oxide 23 which was excellent in the temperature requirement with 100-300Pa [of reaction pressure] and a growth temperature of -10-30 degrees C at the flat nature of about 0.4-1.5-micrometer thickness is formed by making a silane and hydrogen peroxide solution into material gas on the 1st silicon oxide 22. Since the 2nd silicon oxide 23 makes the silanol which is the liquefied polymer which was generated by the reaction of a silane and hydrogen peroxide solution, and which is not solidified deposit on a silicon substrate 20 and is performing film formation, it contains moisture or the hydroxyl group (-OH) so much in the 2nd silicon oxide 23. A crack, a void, etc. occur with heat treatment after film formation by remaining in a film, without removing the moisture in this 2nd silicon oxide 23. In order to reduce the moisture content in the 2nd silicon oxide 23, a silicon substrate 20 is left 30 seconds or more under the low voltage force 0.1Pa or less after film formation, and a content moisture content is reduced.

[0013] Next, as shown in drawing 2 (c), it heats by the plasma 26 by reactant gas, such as oxygen, nitrogen, and an argon, and the content moisture content in the 2nd silicon oxide 23 is reduced. At this time, the power of plasma 26 is controlled so that the temperature of a silicon substrate 20 becomes the temperature requirement which is 250-350 degrees C, and it is **** in plasma 26 for 10 - 60 seconds about a silicon substrate 20.

[0014] Next, as shown in drawing 2 (d), the 3rd silicon oxide 24 of about 100-400nm thickness is formed on the 2nd silicon oxide 23 by the plasma CVD method by making a silane, and N₂O and nitrogen into material gas at the reaction pressure of 100-300Pa, and the growth temperature of 250-450 degrees C. After 3rd silicon-oxide 24 formation may add heat treatment for 20 - 60 minutes at the temperature of 380-450 degrees C, in order to remove the moisture and hydroxyl group which were generated by the crosslinking reaction of the silanol in the 2nd silicon oxide 23.

[0015] (Form 3 of operation) In the forms 1 and 2 of operation, when performing heat-treatment after the 2nd silicon-oxide formation, reduced pressure processing, and processing that removes the moisture or hydroxyl group in a film by plasma treatment, control of this processing is controlled not by time but by the partial pressure of water. Therefore, if a mass spectrograph (remains gas monitor) is attached in a processing vacuum tub, partial pressure measurement of the water under processing is performed and it becomes a certain less than degree of vacuum, for example, 1 mPa, processing will be stopped and the 3rd silicon oxide will be formed. About the art of order, it is the same as the case of the forms 1 and 2 of operation.

[0016] Although the form of each above-mentioned implementation explained the example which applied a silane and hydrogen peroxide solution to the self-flattening layer insulation film used as material gas as a layer insulation film of wiring, it is also possible to apply to STI (Shallow Trench Isolation) and the embedding layer to a trench.

[0017]

[Effect of the Invention] As explained above, according to this invention, the film destruction of a crack, a void, etc. generated with heat treatment after the self-flattening layer insulation film formation which made a silane and hydrogen peroxide solution material gas can be suppressed, and a reliable layer insulation film can be formed.

PAT-NO: JP410294311A
DOCUMENT-IDENTIFIER: JP 10294311 A
TITLE: FABRICATION OF SEMICONDUCTOR DEVICE
PUBN-DATE: November 4, 1998

INVENTOR-INFORMATION:

NAME	COUNTRY
TAKAMORI, MASUNORI	
NISHIWAKI, TORU	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRON CORP N/A	

APPL-NO: JP09101500
APPL-DATE: April 18, 1997

INT-CL (IPC): H01L021/316 , H01L021/31

ABSTRACT:

PROBLEM TO BE SOLVED: To protect a polymer layer against breakage due to heat treatment, or the like, by performing heat treatment, pressure reduction and plasma processing before formation of a cap layer after forming the polymer layer from a material gas of silane, composing a part of a self-planarized interlayer insulator, and hydrogen peroxide water.

SOLUTION: A first silicon oxide 12 is deposited by 50-300 nm on the entire surface of a silicon substrate 10, after forming a lower layer wiring 15 thereon, by plasma CVD using a material gas of silane, N₂O and nitrogen under a reaction pressure of 50-300 Pa at a growth temperature of 25-350°C. A polymer layer 13 of 0.4-1.5 μm thick excellent in the planarity is then formed thereon using a material gas of silane and hydrogen peroxide water under a reaction pressure of 100-300 Pa at a growth temperature of -10-30°C. Finally, a cap layer 14 by plasma CVD using a material gas of silane, N₂O and nitrogen under a reaction pressure of 100-300 Pa at a growth temperature of 250-350°C.

COPYRIGHT: (C)1998,JPO

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平10-294311

(43)公開日 平成10年(1998)11月4日

(51)IntCl⁶
H01L 21/316
21/31

識別記号

FI
H01L 21/316
21/31

M
C

審査請求 未請求 請求項の数8 OL (全4頁)

(21)出願番号 特願平9-101500

(22)出願日 平成9年(1997)4月18日

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72)発明者 高森 益教

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72)発明者 西脇 徹

大阪府高槻市幸町1番1号 松下電子工業株式会社内

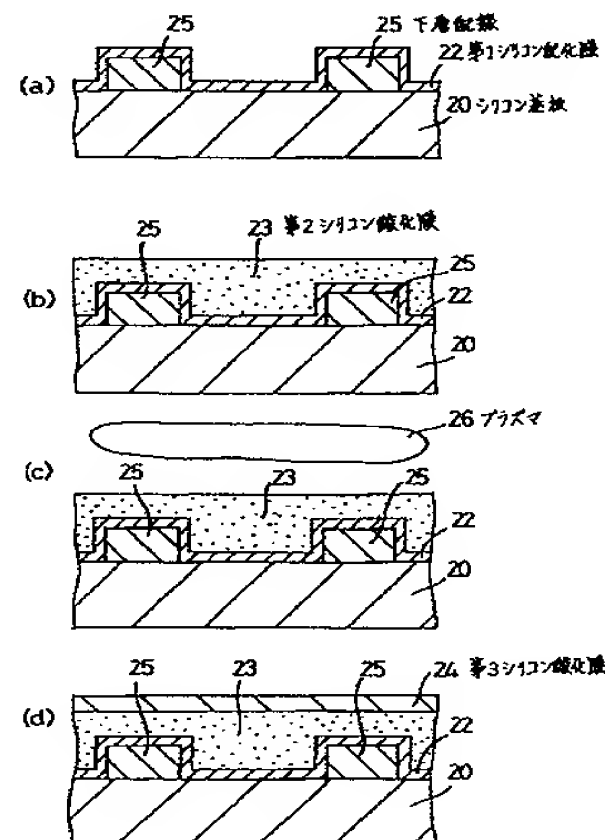
(74)代理人 弁理士 松村 博

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 シリコン基板上に、第1、第2、第3シリコン酸化膜を積層して自己平坦化された層間絶縁膜を形成する工程で、シランと過酸化水素水を原料ガスに用いたポリマー層からなる第2シリコン酸化膜のクラック、ボイド等の膜破壊の生じない製造方法を提供する。

【解決手段】 第2シリコン酸化膜23成長後から第3シリコン酸化膜24(キャップ層)形成前に、加熱処理、減圧処理、プラズマ処理を施す。これにより、配線段差の大きいギャップを第2シリコン酸化膜層で埋め、成膜後の熱処理により膜破壊を抑制し、配線の短絡、断線を防止する。



【特許請求の範囲】

【請求項1】 シリコン基板上に、第1、第2および第3のシリコン酸化膜を順次積層して自己平坦化された層間絶縁膜を形成する工程において、シランと過酸化水素水を原料ガスに用いて成長させた第2シリコン酸化膜を、第3シリコン酸化膜成長前に250〜350℃の温度範囲で加熱処理することを特徴とする半導体装置の製造方法。

【請求項2】 第2シリコン酸化膜成長直後にシリコン基板を0.1Pa以下の低圧真空下に放置することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 第2シリコン酸化膜成長後から第3シリコン酸化膜成長前の加熱処理が、0.1〜300Paの真空中で250〜350℃の温度範囲条件下に放置することを特徴とする請求項1または請求項2記載の半導体装置の製造方法。

【請求項4】 第2シリコン酸化膜成長後から第3シリコン酸化膜成長前の加熱処理が、シリコン基板の温度が250〜350℃の温度範囲になるようにパワーを制御された反応性ガスによるプラズマにより加熱することを特徴とする請求項1または請求項2に記載の半導体装置の製造方法。

【請求項5】 プラズマ生成の反応性ガスが酸素、窒素、アルゴンの単体もしくは混合ガスであることを特徴とする請求項4記載の半導体装置の製造方法。

【請求項6】 第2シリコン酸化膜成長後から第3シリコン酸化膜成長前に請求項2及び請求項4に記載の加熱処理の両方を同時に、もしくは連続して行うことを特徴とする請求項1または請求項2に記載の半導体装置の製造方法。

【請求項7】 第2シリコン酸化膜形成後の加熱処理中の真空槽内の水、水素、酸素の分圧測定を行うことを特徴とする請求項1ないし請求項6のいずれかに記載の半導体装置の製造方法。

【請求項8】 第2シリコン酸化膜形成後の加熱処理槽の水、水素、酸素の分圧値により、加熱処理時間を制御することを特徴とする請求項1ないし請求項7のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、特に多層配線間に用いられているクラック耐性を向上させた自己平坦化層間絶縁膜の製造方法に関する。

【0002】

【従来の技術】半導体装置の多層配線間の自己平坦化層間絶縁膜は、下層配線形成後、シリコン酸化膜をプラズマCVD法によりウェーハ表面に形成する。このシリコン酸化膜の形成前に酸素などの反応性ガスによるプラズマで予備処理を行う。次に、このシリコン酸化膜の表面

にシランと過酸化水素水との反応により生成されたシラノール[Si(OH)₄]系のポリマーを堆積させる。このポリマーによりシリコン酸化膜下の下層配線間のギャップを埋め、平坦化をするものである。このポリマーの堆積前にN₂Oガス中でのプラズマ処理を加えてもよい。

【0003】このポリマー層は多くの水分を含んでいるため、できるだけ多くの水分を除去することが必要であり、ポリマー堆積後低圧力に曝して、この層から水分を排出させる。しかし、このポリマー層から完全に水分を除去するためには400℃程度の熱処理が必要であることが知られているが、多量の水分を含んだポリマー層を大気に曝すと大気中の水分等と反応し膜剥がれ、ポリマー層への水分再吸着等が発生する。そのため、これらの問題を解決するために、ポリマー層上にシリコン酸化膜のキャップ層をプラズマCVD法により堆積する。これらのシリコン酸化膜により下層配線間のギャップ充填を行い、自己平坦化絶縁膜を形成する。(国際出願番号：PCT/GB93/01368)

【0004】

【発明が解決しようとする課題】しかしながら、上記の自己平坦化層間絶縁膜は深いギャップ段差(例えば図1(a)の配線高さ11のように、1.0μm以上の段差)を埋め込もうとしたとき、自己平坦化絶縁膜形成後の熱処理などにより絶縁膜中にクラック、ボイド等の膜破壊が発生し、それが原因となって配線間の短絡、配線の断線等の信頼性上の問題が発生する。

【0005】本発明は、上記従来技術の問題点を解決するもので、自己平坦化層間絶縁膜のポリマー層(第2シリコン酸化膜)の膜形成後における熱処理などのストレスに起因するクラック、ボイド等の膜破壊の発生のない半導体装置の製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】この目的を達成するために、本発明は、自己平坦化層間絶縁膜の一部であるシランと過酸化水素水を原料ガスとしたポリマー層の形成後からキャップ層(第3シリコン酸化膜)形成前に、加熱処理、減圧処理、プラズマ処理を施すものである。

【0007】上記処理により、ポリマー層からの水分除去を促進させ、絶縁膜でのクラック、ボイド等の膜破壊を防止することができる。

【0008】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。

(実施の形態1)図1は、本発明の実施の形態1における自己平坦化層間絶縁膜の製造方法を示す工程断面図である。まず、図1(a)に示すように、シランとN₂O、窒素を原料ガスとしてプラズマCVD法により反応圧力50〜300Pa、成長温度250〜450℃の温度範囲で、下層配線15形成後のシリコン基板10の全面に50〜300nm程度の膜厚の第1シリコン酸化膜12を形成する。第1シリコン酸化

膜12形成後、このシリコン酸化膜の膜質改質のために、 N_2O 、窒素等の反応性ガスによるプラズマ処理を行ってもよい。また、第1シリコン酸化膜12形成前に酸素、窒素等の反応性ガスによるプラズマによりシリコン基板10上の汚れを除去、もしくはシリコン基板10上の積層膜中の含有水分量を減らすために、予備処理を行ってもよい。

【0009】次に、図1(b)に示すように、第1シリコン酸化膜12上に、シランと過酸化水素水を原料ガスとして、反応圧力100~300Pa、成長温度-10~30℃程度の温度範囲で、0.4~1.5 μm 程度の膜厚の平坦性に優れた第2シリコン酸化膜13を形成する。第2シリコン酸化膜13はシランと過酸化水素水との反応により生成された固化していない液状ポリマーであるシラノールをシリコン基板10上に堆積させ膜形成を行っているため、第2シリコン酸化膜13中には水分または、水酸基(-OH)を多量に含んでいる。この第2シリコン酸化膜13中の水分が除去されずに、膜中に残留することにより、膜形成後の熱処理によりクラック、ボイド等が発生する。第2シリコン酸化膜13中の水分量を減らすために膜形成後、例えば0.1Pa以下の低圧力下にウェーハを30秒以上放置し、その後、ウェーハを10~90秒間、300℃の加熱処理を付加する。

【0010】次に、図1(c)に示すように、シランと N_2O 、窒素を原料ガスとしてプラズマCVD法により反応圧力100~300Pa、成長温度250~450℃の温度範囲で第2シリコン酸化膜13上に100~400nm程度の膜厚の第3シリコン酸化膜14を形成する。第3シリコン酸化膜14形成後は、第2シリコン酸化膜13中のシラノールの架橋反応により生成した水分、水酸基を除去するために、380~450℃の温度範囲で20~60分間熱処理を加えてもよい。

【0011】(実施の形態2)図2は、本発明の実施の形態2における自己平坦化層間絶縁膜の製造方法を示す工程断面図である。まず、図2(a)に示すように、シランと N_2O 、窒素を原料ガスとしてプラズマCVD法により反応圧力50~300Pa、成長温度250~450℃の温度範囲で、下層配線25形成後のシリコン基板20の全面に50~300nm程度の膜厚の第1シリコン酸化膜22を形成する。第1シリコン酸化膜22形成後、このシリコン酸化膜の膜質改質のために、 N_2O 、窒素等の反応性ガスによるプラズマ処理を行ってもよい。また、第1シリコン酸化膜22形成前に酸素、窒素等の反応性ガスによるプラズマによりシリコン基板20上の汚れを除去、もしくはシリコン基板20上の積層膜中の含有水分量を減らすために、予備処理を行ってもよい。

【0012】次に、図2(b)に示すように、第1シリコン酸化膜22上に、シランと過酸化水素水を原料ガスとして、反応圧力100~300Pa、成長温度-10~30℃の温度範囲で、0.4~1.5 μm 程度の膜厚の平坦性に優れた第2シリコン酸化膜23を形成する。第2シリコン酸化膜23は

シランと過酸化水素水との反応により生成された固化していない液状ポリマーであるシラノールをシリコン基板20上に堆積させ膜形成を行っているため、第2シリコン酸化膜23中には水分または、水酸基(-OH)を多量に含んでいる。この第2シリコン酸化膜23中の水分が除去されずに、膜中に残留することにより、膜形成後の熱処理によりクラック、ボイド等が発生する。第2シリコン酸化膜23中の水分量を減らすため膜形成後、例えば0.1Pa以下の低圧力下にシリコン基板20を30秒以上放置し、含有水分量を減らす。

【0013】次に、図2(c)に示すように、酸素、窒素、アルゴン等の反応性ガスによるプラズマ26により加熱し、第2シリコン酸化膜23中の含有水分量を減らす。このとき、シリコン基板20の温度が250~350℃の温度範囲になるようにプラズマ26のパワーを制御し、シリコン基板20を10~60秒間プラズマ26中に曝す。

【0014】次に、図2(d)に示すように、シランと N_2O 、窒素を原料ガスとしてプラズマCVD法により反応圧力100~300Pa、成長温度250~450℃にて、第2シリコン酸化膜23上に100~400nm程度の膜厚の第3シリコン酸化膜24を形成する。第3シリコン酸化膜24形成後は、第2シリコン酸化膜23中のシラノールの架橋反応により生成した水分、水酸基を除去するために、380~450℃の温度で20~60分間熱処理を加えてもよい。

【0015】(実施の形態3)実施の形態1、2において、第2シリコン酸化膜形成後の加熱処理、減圧処理、プラズマ処理により膜中の水分または、水酸基を除去する処理を行うとき、この処理の制御を時間ではなく、水の分圧により制御する。そのため、処理真空槽に質量分析器(残留ガスモニター)を取り付け、処理中の水の分圧測定を行い、ある真空度、例えば1 μPa 以下になると処理を止め、第3シリコン酸化膜の形成を行う。前後の処理方法に関しては、実施の形態1、2の場合と同じである。

【0016】上記各実施の形態では、配線の層間絶縁膜として、シランと過酸化水素水を原料ガスとして用いた自己平坦化層間絶縁膜に適用した例を説明したが、STI(Shallow Trench Isolation)、トレンチへの埋め込み層へ適用することも可能である。

【0017】

【発明の効果】以上説明したように、本発明によれば、シランと過酸化水素水を原料ガスとした自己平坦化層間絶縁膜形成後の熱処理により発生していたクラック、ボイド等の膜破壊を抑制し、信頼性の高い層間絶縁膜を形成することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における自己平坦化層間絶縁膜の製造方法を示す工程断面図である。

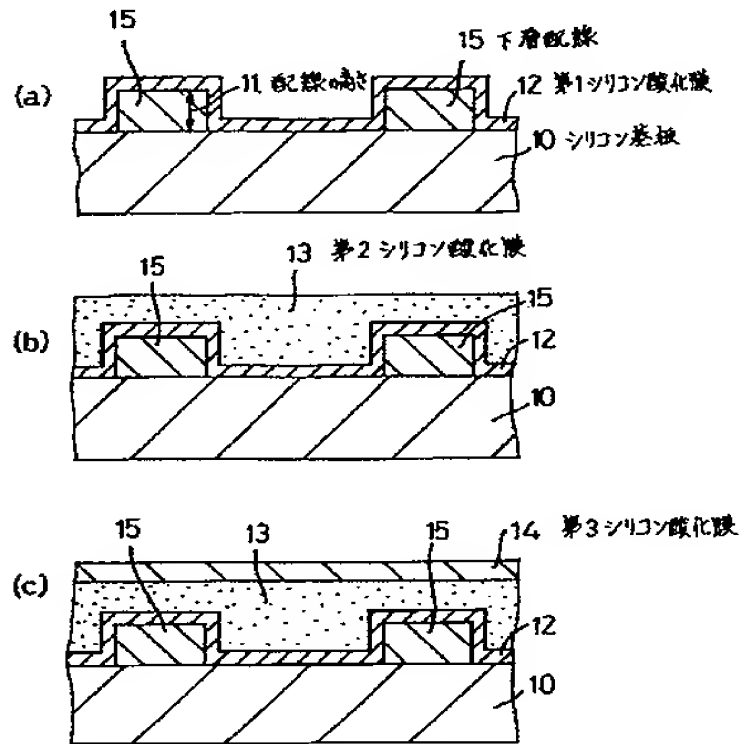
【図2】本発明の実施の形態2における自己平坦化層間絶縁膜の製造方法を示す工程断面図である。

【符号の説明】

10, 20...シリコン基板、 11...配線の高さ、 12, 22...第1シリコン酸化膜、 13, 23...第2シリコン酸化膜、 1

4, 24...第3シリコン酸化膜、 15, 25...下層配線、 26...プラズマ。

【図1】



【図2】

